

# 测量高频率信号相位变化的数字相位计及其方法

申请号：[201310128776.7](#)

申请日：2013-04-15

**申请(专利权)人** [中国科学院力学研究所](#)  
**地址** 100190 北京市海淀区北四环西路15号  
**发明(设计)人** [刘河山](#) [靳刚](#) [董玉辉](#) [李玉琼](#) [罗子人](#)  
**主分类号** [G01R25/00\(2006.01\)I](#)  
**分类号** [G01R25/00\(2006.01\)I](#)  
**公开(公告)号** 103217577A  
**公开(公告)日** 2013-07-24  
**专利代理机构** [北京和信华成知识产权代理事务所\(普通合伙\)](#) 11390  
**代理人** [王艺](#)



(12) 发明专利

(10) 授权公告号 CN 103217577 B

(45) 授权公告日 2015. 07. 29

(21) 申请号 201310128776. 7

(22) 申请日 2013. 04. 15

(73) 专利权人 中国科学院力学研究所

地址 100190 北京市海淀区北四环西路 15 号

(72) 发明人 刘河山 靳刚 董玉辉 李玉琼 罗子人

(74) 专利代理机构 北京和信华成知识产权代理 事务所(普通合伙) 11390

代理人 王艺

(51) Int. Cl.

G01R 25/00(2006. 01)

(56) 对比文件

CN 101320060 A, 2008. 12. 10,

CN 102043091 A, 2011. 05. 04,

US 6208172 B1, 2001. 03. 27,

CN 101765974 A, 2010. 06. 30,

CN 102176021 A, 2011. 09. 07,

孙英等. 相位式激光测距仿真系统的设计与 实现.《计算机仿真》. 2012, 第 29 卷(第 01 期),

S. Stein 等. 高准确度自动相位测量系

统.《国外计量》. 1984,

梁浴榕等. 用于星间激光测距的高精度相位

计.《中国宇航学会深空探测技术专业委员会第 八届学术年会论文集》. 2011,

审查员 马佳伟

权利要求书3页 说明书7页 附图1页

(54) 发明名称

测量高频率信号相位变化的数字相位计及其 方法

(57) 摘要

本发明公开一种测量高频率信号相位变化的 数字相位计及其方法,所述数字相位计包括依次 相连的高频率信号混频降频电路、AD 转换器和核 心算法运算电路,所述高频率信号混频降频电路 用于将输入的待测高频信号滤除直流部分,并降 低高频信号的频率;所述 AD 转换器用于将高频率 信号混频降频电路输出的待测模拟信号转换为待 测数字信号;所述核心算法运算电路用于测量所 述待测数字信号的初始频率,并根据所述初始频 率产生正交信号,并将正交信号与待测数字信号 混频、降频为直流信号,再经反正切运算得到待 测高频信号的相位变化。本发明可广泛的用于测量 高频率信号的相位变化,尤其适用于在空间激光 差分干涉测距领域。



1. 一种测量高频率信号相位变化的数字相位计,其特征在于,包括:依次相连的高频率信号混频降频电路、AD 转换器和核心算法运算电路,其中,

所述高频率信号混频降频电路用于将输入的待测高频信号滤除直流部分,并降低高频信号的频率;

所述 AD 转换器用于将高频率信号混频降频电路输出的待测模拟信号转换为待测数字信号;

所述核心算法运算电路用于测量所述待测数字信号的初始频率,并根据所述初始频率产生正交信号,并将正交信号与待测数字信号混频、降频为直流信号,再经反正切运算得到待测高频信号的相位变化。

2. 如权利要求 1 所述的数字相位计,其特征在于,

所述数字相位计还可包括 RS232 通信模块,所述 RS232 通信模块与所述核心算法运算电路相连,用于将核心算法运算电路得到的待测高频信号的相位信息发送至计算机或其他设备。

3. 如权利要求 1 或 2 所述的数字相位计,其特征在于,

所述高频率信号混频降频电路包括模拟高通滤波器、混频信号发生器、混频模拟乘法器和模拟低通滤波器,其中,所述模拟高通滤波器与混频信号发生器和混频模拟乘法器相连,所述混频信号发生器与所述混频模拟乘法器相连,混频模拟乘法器与所述模拟低通滤波器相连;

所述模拟高通滤波器用于将输入的待测高频信号滤除直流部分,发送至混频信号发生器和混频模拟乘法器;

所述混频信号发生器用于接收模拟高通滤波器的输出信号,并输出混频信号发送至混频模拟乘法器;

所述混频模拟乘法器用于将接收到的模拟高通滤波器的输出信号和混频信号发生器输出的混频信号进行混频,并发送至模拟低通滤波器;

所述模拟低通滤波器用于将接收到的混频信号的高频部分滤除以降频,发送至所述 AD 转换器。

4. 如权利要求 3 所述的数字相位计,其特征在于,

所述核心算法运算电路包括频率计、本地振荡器、第一乘法器、第二乘法器、第一低通滤波器、第二低通滤波器、反正切运算器和频率反馈控制器;其中,频率计与本地振荡器相连,本地振荡器分别与第一乘法器、第二乘法器和频率反馈控制器相连,第一乘法器、第一低通滤波器和反正切运算器依次相连,第二乘法器、第二低通滤波器和反正切运算器依次相连,反正切运算器与频率反馈控制器相连;

所述频率计用于对 AD 转换器发送的待测数字信号进行测量,得到待测数字信号的初始频率,并将所述初始频率反馈至本地振荡器;

所述本地振荡器用于根据得到的初始频率产生正交的余弦信号和正弦信号,将所述余弦信号发送至第一乘法器,将所述正弦信号发送至第二乘法器;

所述第一乘法器用于将所述余弦信号与 AD 转换器发送的待测数字信号相乘,并发送至第一低通滤波器;

所述第二乘法器用于将所述正弦信号与 AD 转换器发送的待测数字信号相乘,并发送

至第二低通滤波器；

所述第一低通滤波器用于将第一乘法器发送的信号降频为第一直流信号，发送至反正切运算器；

所述第二低通滤波器用于将第二乘法器发送的信号降频为第二直流信号，发送至反正切运算器；

所述反正切运算器用于将所述第二直流信号和第一直流信号进行反正切运算得到基准信号与本地振荡器的相位差即待测高频信号的相位变化，并输出；

所述频率反馈控制器用于计算本地振荡器和基准信号间的频率误差，反馈给本地振荡器，以调整本地振荡器信号的频率，使本地振荡器信号的频率跟随待测高频信号的变化。

5. 一种测量高频率信号相位变化的方法，包括：

高频率信号混频降频电路将输入的待测高频信号滤除直流部分，并降低高频信号的频率；

AD 转换器将高频率信号混频降频电路输出的待测模拟信号转换为待测数字信号；

核心算法运算电路测量所述待测数字信号的初始频率，并根据所述初始频率产生正交信号，并将正交信号与待测数字信号混频、降频为直流信号，再经反正切运算得到待测高频信号的相位变化。

6. 如权利要求 5 所述的方法，其特征在于，

所述高频率信号混频降频电路包括模拟高通滤波器、混频信号发生器、混频模拟乘法器和模拟低通滤波器；

所述高频率信号混频降频电路将输入的待测高频信号滤除直流部分，并降低高频信号的频率的步骤包括：

所述模拟高通滤波器将输入的待测高频信号滤除直流部分，发送至混频信号发生器和混频模拟乘法器；

所述混频信号发生器接收模拟高通滤波器的输出信号，并输出混频信号发送至混频模拟乘法器；

所述混频模拟乘法器将接收到的模拟高通滤波器的输出信号和混频信号发生器输出的混频信号进行混频，并发送至模拟低通滤波器；

所述模拟低通滤波器将接收到的混频信号的高频部分滤除以降频，发送至所述 AD 转换器。

7. 如权利要求 5 所述的方法，其特征在于，

所述核心算法运算电路包括频率计、本地振荡器、第一乘法器、第二乘法器、第一低通滤波器、第二低通滤波器、反正切运算器和频率反馈控制器；

所述核心算法运算电路测量所述待测数字信号的初始频率，并根据所述初始频率产生正交信号，并将正交信号与待测数字信号混频、降频为直流信号，再经反正切运算得到待测高频信号的相位变化的步骤包括：

所述频率计对 AD 转换器发送的待测数字信号进行测量，得到待测数字信号的初始频率，并将所述初始频率反馈至本地振荡器；

所述本地振荡器根据得到的初始频率产生正交的余弦信号和正弦信号，将所述余弦信号发送至第一乘法器，将所述正弦信号发送至第二乘法器；

所述第一乘法器将所述余弦信号与 AD 转换器发送的待测数字信号相乘,并发送至第一低通滤波器,所述第一低通滤波器将第一乘法器发送的信号降频为第一直流信号,发送至反正切运算器;

所述第二乘法器将所述正弦信号与 AD 转换器发送的待测数字信号相乘,并发送至第二低通滤波器,所述第二低通滤波器将第二乘法器发送的信号降频为第二直流信号,发送至反正切运算器;

所述反正切运算器将所述第二直流信号和第一直流信号进行反正切运算得到基准信号与本地振荡器的相位差即待测高频信号的相位变化,并输出。

8. 如权利要求 7 所述的方法,其特征在于,

所述核心算法运算电路还包括频率反馈控制器;

所述核心算法运算电路测量所述待测数字信号的初始频率,并根据所述初始频率产生正交信号,并将正交信号与待测数字信号混频、降频为直流信号,再经反正切运算得到待测高频信号的相位变化的步骤还包括:

频率反馈控制器计算本地振荡器和基准信号间的频率误差,反馈给本地振荡器,以调整本地振荡器信号的频率,使本地振荡器信号的频率跟随待测高频信号的变化。

## 测量高频率信号相位变化的数字相位计及其方法

### 技术领域

[0001] 本发明涉及信号测量及数字信号处理领域,特别涉及一种基于锁相环技术测量高频率信号相位变化的高精度数字相位计及其方法。

### 背景技术

[0002] 1915 年爱因斯坦建立了广义相对论理论,广义相对论同时预言了引力波的存在,但是到目前为止科学工作者从来没有直接的验证过引力波的存在。引力波的观测意义不仅在于对广义相对论的直接验证,更在于它能够提供一个观测宇宙的新途径,就像观测天文学从可见光天文学扩展到全波段天文学那样极大扩展人类的视野。传统的观测天文学完全依靠对电磁辐射的探测,而引力波天文学的出现则标志着观测手段已经开始超越电磁相互作用的范畴,引力波观测将揭示关于恒星、星系以及宇宙更多前未知的信息。

[0003] 目前在空间引力波探测及先进空间重力场的测量中,各国在优化对比的基础上大多采用了激光差分干涉的方法学,差分干涉将航天器间的距离变化转化为激光差分干涉信号的相位变化。而空间环境的特殊性不能引入基准信号作为测量的基准,所以传统相位计不能满足设计的要求。

[0004] 为保证相位反演的准确度,以国外 LISA(Laser Interferometer Space Antenna, 空间引力波天线)计划为例,相位计响应速度至少 20MHz,精度要达到  $2\pi \mu\text{rad}/\sqrt{\text{Hz}}$ ,先进空间重力场分布测量要求相对低一些(处理速度 5MHz,  $\text{mrad}/\sqrt{\text{Hz}}$ )。

[0005] 我国在引力波及空间先进重力场测量领域还处于起步的阶段,在相位计的研制方面也远远的落后欧美等发达国家。

### 发明内容

[0006] 本发明要解决的技术问题就是解决在高精度的测量高频信号相位变化领域测量仪器的匮乏问题,尤其是在空间激光测距领域,提供一种基于锁相环技术测量高频率信号相位变化的高精度数字相位计及其方法。

[0007] 为了解决上述问题,本发明提供一种测量高频率信号相位变化的数字相位计,包括:依次相连的高频率信号混频降频电路、AD 转换器和核心算法运算电路,其中,

[0008] 所述高频率信号混频降频电路用于将输入的待测高频信号滤除直流部分,并降低高频信号的频率;

[0009] 所述 AD 转换器用于将高频率信号混频降频电路输出的待测模拟信号转换为待测数字信号;

[0010] 所述核心算法运算电路用于测量所述待测数字信号的初始频率,并根据所述初始频率产生正交信号,并将正交信号与待测数字信号混频、降频为直流信号,再经反正切运算得到待测高频信号的相位变化。

[0011] 优选地,上述数字相位计还具有以下特点:

[0012] 所述数字相位计还可包括 RS232 通信模块,所述 RS232 通信模块与所述核心算法

运算电路相连,用于将核心算法运算电路得到的待测高频信号的相位信息发送至计算机或其他设备。

[0013] 优选地,上述数字相位计还具有以下特点:

[0014] 所述高频率信号混频降频电路包括模拟高通滤波器、混频信号发生器、混频模拟乘法器和模拟低通滤波器,其中,所述模拟高通滤波器与混频信号发生器和混频模拟乘法器相连,所述混频信号发生器与所述混频模拟乘法器相连,混频模拟乘法器与所述模拟低通滤波器相连;

[0015] 所述模拟高通滤波器用于将输入的待测高频信号滤除直流部分,发送至混频信号发生器和混频模拟乘法器;

[0016] 所述混频信号发生器用于接收模拟高通滤波器的输出信号,并输出混频信号发送至混频模拟乘法器;

[0017] 所述混频模拟乘法器用于将接收到的模拟高通滤波器的输出信号和混频信号发生器输出的混频信号进行混频,并发送至模拟低通滤波器;

[0018] 所述模拟低通滤波器用于将接收到的混频信号的高频部分滤除以降频,发送至所述 AD 转换器。

[0019] 优选地,上述数字相位计还具有以下特点:

[0020] 所述核心算法运算电路包括频率计、本地振荡器、第一乘法器、第二乘法器、第一低通滤波器、第二低通滤波器、反正切运算器和频率反馈控制器;其中,频率计与本地振荡器相连,本地振荡器分别与第一乘法器、第二乘法器和频率反馈控制器相连,第一乘法器、第一低通滤波器和反正切运算器依次相连,第二乘法器、第二低通滤波器和反正切运算器依次相连,反正切运算器与频率反馈控制器相连;

[0021] 所述频率计用于对 AD 转换器发送的待测数字信号进行测量,得到待测数字信号的初始频率,并将所述初始频率反馈至本地振荡器;

[0022] 所述本地振荡器用于根据得到的初始频率产生正交的余弦信号和正弦信号,将所述余弦信号发送至第一乘法器,将所述正弦信号发送至第二乘法器;

[0023] 所述第一乘法器用于将所述余弦信号与 AD 转换器发送的待测数字信号相乘,并发送至第一低通滤波器;

[0024] 所述第二乘法器用于将所述正弦信号与 AD 转换器发送的待测数字信号相乘,并发送至第二低通滤波器;

[0025] 所述第一低通滤波器用于将第一乘法器发送的信号降频为第一直流信号,发送至反正切运算器;

[0026] 所述第二低通滤波器用于将第二乘法器发送的信号降频为第二直流信号,发送至反正切运算器;

[0027] 所述反正切运算器用于将所述第一直流信号和第二直流信号进行反正切运算得到基准信号与本地振荡器的相位差即待测高频信号的相位变化,并输出;

[0028] 所述频率反馈控制器用于计算本地振荡器和基准信号间的频率误差,反馈给本地振荡器,以调整本地振荡器信号的频率,使本地振荡器信号的频率跟随待测高频信号的变化。

[0029] 为了解决上述问题,本发明提供一种测量高频率信号相位变化的方法,包括:

[0030] 高频率信号混频降频电路将输入的待测高频信号滤除直流部分,并降低高频信号的频率;

[0031] AD 转换器将高频率信号混频降频电路输出的待测模拟信号转换为待测数字信号;

[0032] 核心算法运算电路测量所述待测数字信号的初始频率,并根据所述初始频率产生正交信号,并将正交信号与待测数字信号混频、降频为直流信号,再经反正切运算得到待测高频信号的相位变化。

[0033] 优选地,上述方法还具有以下特点:

[0034] 所述高频率信号混频降频电路包括模拟高通滤波器、混频信号发生器、混频模拟乘法器和模拟低通滤波器;

[0035] 所述高频率信号混频降频电路将输入的待测高频信号滤除直流部分,并降低高频信号的频率的步骤包括:

[0036] 所述模拟高通滤波器将输入的待测高频信号滤除直流部分,发送至混频信号发生器和混频模拟乘法器;

[0037] 所述混频信号发生器接收模拟高通滤波器的输出信号,并输出混频信号发送至混频模拟乘法器;

[0038] 所述混频模拟乘法器将接收到的模拟高通滤波器的输出信号和混频信号发生器输出的混频信号进行混频,并发送至模拟低通滤波器;

[0039] 所述模拟低通滤波器将接收到的混频信号的高频部分滤除以降频,发送至所述 AD 转换器。

[0040] 优选地,上述方法还具有以下特点:

[0041] 所述核心算法运算电路包括频率计、本地振荡器、第一乘法器、第二乘法器、第一低通滤波器、第二低通滤波器、反正切运算器和频率反馈控制器;

[0042] 所述核心算法运算电路测量所述待测数字信号的初始频率,并根据所述初始频率产生正交信号,并将正交信号与待测数字信号混频、降频为直流信号,再经反正切运算得到待测高频信号的相位变化的步骤包括:

[0043] 所述频率计对 AD 转换器发送的待测数字信号进行测量,得到待测数字信号的初始频率,并将所述初始频率反馈至本地振荡器;

[0044] 所述本地振荡器根据得到的初始频率产生正交的余弦信号和正弦信号,将所述余弦信号发送至第一乘法器,将所述正弦信号发送至第二乘法器;

[0045] 所述第一乘法器将所述余弦信号与 AD 转换器发送的待测数字信号相乘,并发送至第一低通滤波器,所述第一低通滤波器将第一乘法器发送的信号降频为第一直流信号,发送至反正切运算器;

[0046] 所述第二乘法器将所述正弦信号与 AD 转换器发送的待测数字信号相乘,并发送至第二低通滤波器,所述第二低通滤波器将第二乘法器发送的信号降频为第二直流信号,发送至反正切运算器;

[0047] 所述反正切运算器将所述第一直流信号和第二直流信号进行反正切运算得到基准信号与本地振荡器的相位差即待测高频信号的相位变化,并输出。

[0048] 优选地,上述方法还具有以下特点:



[0049] 所述核心算法运算电路还包括频率反馈控制器；

[0050] 所述核心算法运算电路测量所述待测数字信号的初始频率，并根据所述初始频率产生正交信号，并将正交信号与待测数字信号混频、降频为直流信号，再经反正切运算得到待测高频信号的相位变化的步骤还包括：

[0051] 频率反馈控制器计算本地振荡器和基准信号间的频率误差，反馈给本地振荡器，以调整本地振荡器信号的频率，使本地振荡器信号的频率跟随待测高频信号的变化。

[0052] 本发明可广泛的用于测量高频率信号(大于 2MHz)的相位变化，尤其适用于在空间激光差分干涉测距领域。本发明基于 FPGA(Field - Programmable Gate Array, 现场可编程门阵列)的高精度相位计的设计，大部分的运算部分均在 FPGA 内完成，在相位计的硬件实现方面，FPGA 以其硬件特性的优势具有并行处理的优势，所以在高速的数字信号处理方面有不可比拟的优势。

### 附图说明

[0053] 图 1 为本发明实施例的基于锁相环技术测量高频率信号相位变化的高精度数字相位计的示意图；

[0054] 图 2 为本发明实施例的高频率信号混频降频电路示意图；

[0055] 图 3 为本发明实施例的核心算法运算电路示意图。

### 具体实施方式

[0056] 下文中将结合附图对本发明的实施例进行详细说明。需要说明的是，在不冲突的情况下，本申请中的实施例及实施例中的特征可以相互任意组合。

[0057] 如图 1 所示，本发明实施例的测量高频率信号相位变化的数字相位计，包括：依次相连的高频率信号混频降频电路、AD 转换器和核心算法运算电路，其中，

[0058] 所述高频率信号混频降频电路用于将输入的待测高频信号滤除直流部分，并降低高频信号的频率；

[0059] 所述 AD 转换器用于将高频率信号混频降频电路输出的待测模拟信号转换为待测数字信号；

[0060] 所述核心算法运算电路用于测量所述待测数字信号的初始频率，并根据所述初始频率产生正交信号，并将正交信号与待测数字信号混频、降频为直流信号，再经反正切运算得到待测高频信号的相位变化。

[0061] 另外，数字相位计还可包括 RS232 通信模块，所述 RS232 通信模块与所述核心算法运算电路相连，用于将核心算法运算电路得到的待测高频信号的相位信息发送至计算机或其他设备。

[0062] 如图 2 所示，所述高频率信号混频降频电路包括模拟高通滤波器、混频信号发生器、混频模拟乘法器和模拟低通滤波器，其中，所述模拟高通滤波器与混频信号发生器和混频模拟乘法器相连，所述混频信号发生器与所述混频模拟乘法器相连，混频模拟乘法器与所述模拟低通滤波器相连。

[0063] 本发明测量待测高频信号的相位变化，待测信号记为： $s_0 = I_0 \cos((\omega_0 \pm \Delta \omega)t + \Delta \phi) + A_0$ 。

[0064] 所述模拟高通滤波器用于将输入的待测高频信号( $s_0=I_0\cos((\omega_0\pm\Delta\omega)t+\Delta\phi)+A_0$ )滤除直流部分,发送至混频信号发生器和混频模拟乘法器,此时信号可记为: $I_0\cos((\omega_0\pm\Delta\omega)t+\Delta\phi)$ 。

[0065] 所述混频信号发生器用于接收模拟高通滤波器的输出信号,并输出混频信号( $I_0\cos(\omega_0\pm\Delta\omega-\Delta\omega)t$ )发送至混频模拟乘法器;

[0066] 所述混频模拟乘法器用于将接收到的模拟高通滤波器的输出信号和混频信号发生器输出的混频信号进行混频,并发送至模拟低通滤波器;

[0067] 所述模拟低通滤波器用于将接收到的混频信号的高频部分滤除以降频,发送至所述 AD 转换器,此时信号可记为: $I_0\cos(\Delta\omega t+\Delta\phi)$ 。

[0068] 如图 3 所示,所述核心算法运算电路通常采用 FPGA 主电路板,包括频率计、本地振荡器、第一乘法器、第二乘法器、第一低通滤波器、第二低通滤波器、反正切运算器和频率反馈控制器;其中,频率计与本地振荡器相连,本地振荡器分别与第一乘法器、第二乘法器和频率反馈控制器相连,第一乘法器、第一低通滤波器和反正切运算器依次相连,第二乘法器、第二低通滤波器和反正切运算器依次相连,反正切运算器与频率反馈控制器相连;

[0069] 所述频率计用于对 AD 转换器发送的待测数字信号进行测量,得到待测数字信号的初始频率  $\Delta\omega$ ,并将所述初始频率  $\Delta\omega$  反馈至本地振荡器;

[0070] 所述本地振荡器用于根据得到的初始频率产生正交的正弦信号  $s_2=I\sin(\Delta\omega t)$  和余弦信号  $s_1=I\cos(\Delta\omega t)$ ,将所述余弦信号  $s_1=I\cos(\Delta\omega t)$  发送至第一乘法器,将所述正弦信号  $s_2=I\sin(\Delta\omega t)$  发送至第二乘法器;

[0071] 所述第一乘法器用于将所述余弦信号  $s_1=I\cos(\Delta\omega t)$  与 AD 转换器发送的待测数字信号相乘,乘法结果记为: $Q=s_0\cdot s_1=I_0I\cos(\Delta\omega t+\Delta\phi)\cos(\Delta\omega t)=I_0I[\frac{1}{2}\cos(2\Delta\omega t+\Delta\phi)+\frac{1}{2}\cos(\Delta\phi)]$ ,并发送至第一低通滤波器;

[0072] 所述第二乘法器用于将所述正弦信号  $s_2=I\sin(\Delta\omega t)$  与 AD 转换器发送的待测数字信号相乘,乘法结果记为: $P=s_0\cdot s_2=I_0I\cos(\Delta\omega t+\Delta\phi)\sin(\Delta\omega t)=I_0I[\frac{1}{2}\sin(2\Delta\omega t+\Delta\phi)+\frac{1}{2}\sin(\Delta\phi)]$ 并发送至第二低通滤波器;

[0073] 所述第一低通滤波器用于滤除乘法结果中的倍频成分,将第一乘法器发送的信号降频为第一直流信号  $Q'$ ,发送至反正切运算器;

[0074] 所述第二低通滤波器用于滤除乘法结果中的倍频成分,将第二乘法器发送的信号降频为第二直流信号  $P'$ ,发送至反正切运算器;

[0075] 所述反正切运算器用于将所述第二直流信号和第一直流信号进行反正切运算得到基准信号与本地振荡器的相位差  $\Delta\phi = \arctan(\frac{P'}{Q'})$  (即待测高频信号的相位变化),并输出;

[0076] 所述频率反馈控制器用于计算本地振荡器和基准信号间的频率误差,反馈给本地振荡器,以调整本地振荡器信号的频率  $\Delta\omega$ ,使本地振荡器信号的频率跟随待测高频信号的变化。

[0077] 在一个应用实例中,

[0078] 高频率信号混频降频电路中的模拟低通滤波器为 mini circuits 公司生产的 BLP1.9+ 无源低通滤波器,截止频率为 1.9MHz。混频模拟乘法器为 MAXIM 公司 MLT04G。混频信号发生器采用的是 Analog Devices 公司生产的 AD9854DDS 芯片。模拟高通滤波器主要的作用是隔离信号中的直流成分,选择 0.1uF 的电容和 1K 的电阻组成隔直电路。

[0079] AD 转换器是 Analog Devices 公司生产的 AD9254,采样速率 150MSPS,精度为 14 位。

[0080] 核心算法运算电路为 FPGA 主电路板,采用的是较为成熟的 Terasic 公司生产的 DE3-340,FPGA 芯片为 Altera 公司生产的 Stratix III EP3SL340H1152C2。

[0081] RS232 通信模块完成相位计和计算机间的数据通信,采用 Terasic 公司生产的 HSMC Communication Card。

[0082] 相应地,本发明实施例的测量高频率信号相位变化的方法,包括:

[0083] 步骤 1,高频率信号混频降频电路将输入的待测高频信号滤除直流部分,并降低高频信号的频率;

[0084] 步骤 2,AD 转换器将高频率信号混频降频电路输出的待测模拟信号转换为待测数字信号;

[0085] 步骤 3,核心算法运算电路测量所述待测数字信号的初始频率,并根据所述初始频率产生正交信号,并将正交信号与待测数字信号混频、降频为直流信号,再经反正切运算得到待测高频信号的相位变化。

[0086] 其中,步骤 1 具体包括:

[0087] 1.1 所述模拟高通滤波器将输入的待测高频信号滤除直流部分,发送至混频信号发生器和混频模拟乘法器;

[0088] 1.2 所述混频信号发生器接收模拟高通滤波器的输出信号,并输出混频信号发送至混频模拟乘法器;

[0089] 1.3 所述混频模拟乘法器将接收到的模拟高通滤波器的输出信号和混频信号发生器输出的混频信号进行混频,并发送至模拟低通滤波器;

[0090] 1.4 所述模拟低通滤波器将接收到的混频信号的高频部分滤除以降频,发送至所述 AD 转换器。

[0091] 步骤 3 具体包括:

[0092] 3.1 所述频率计对 AD 转换器发送的待测数字信号进行测量,得到待测数字信号的初始频率,并将所述初始频率反馈至本地振荡器;

[0093] 3.2 所述本地振荡器根据得到的初始频率产生正交的余弦信号和正弦信号,将所述余弦信号发送至第一乘法器,将所述正弦信号发送至第二乘法器;

[0094] 3.3 所述第一乘法器将所述余弦信号与 AD 转换器发送的待测数字信号相乘,并发送至第一低通滤波器,所述第一低通滤波器将第一乘法器发送的信号降频为第一直流信号,发送至反正切运算器;

[0095] 3.4 所述第二乘法器将所述正弦信号与 AD 转换器发送的待测数字信号相乘,并发送至第二低通滤波器,所述第二低通滤波器将第二乘法器发送的信号降频为第二直流信号,发送至反正切运算器;

[0096] 3.5 所述反正切运算器将所述第二直流信号和第一直流信号进行反正切运算得到

基准信号与本地振荡器的相位差即待测高频信号的相位变化,并输出。

[0097] 其中,步骤 3.3 和 3.4 并行进行。

[0098] 另外,步骤 3 还包括:

[0099] 3.6 频率反馈控制器计算本地振荡器和基准信号间的频率误差,反馈给本地振荡器,以调整本地振荡器信号的频率,使本地振荡器信号的频率跟随待测高频信号的变化。

[0100] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

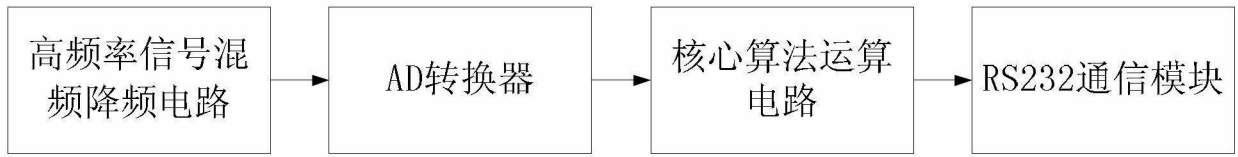


图 1

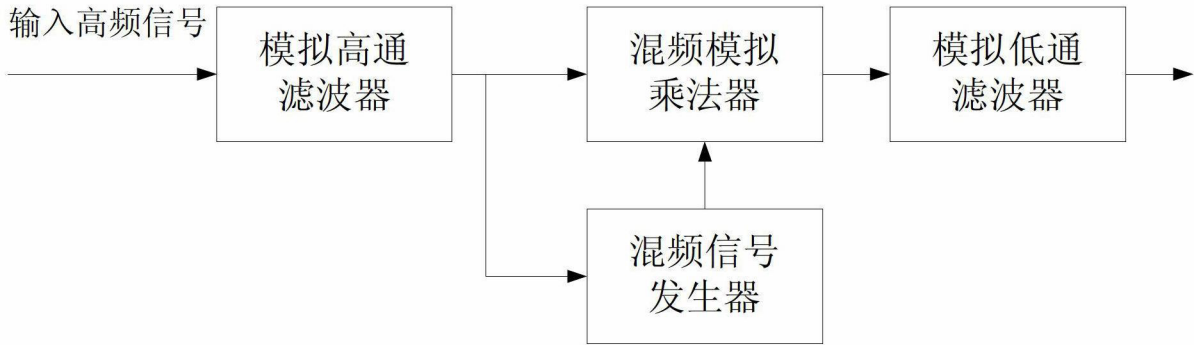


图 2

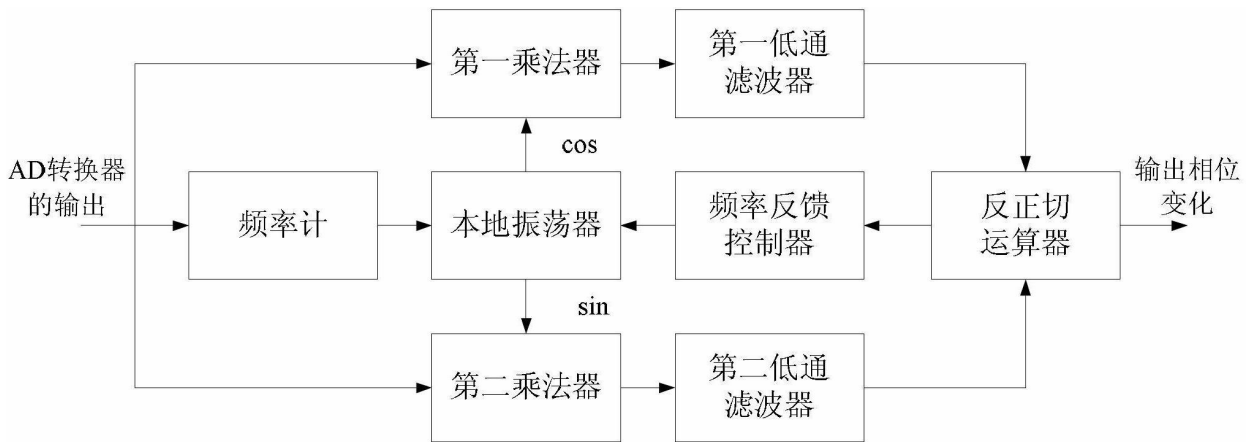


图 3